

REC'D 13 AUG 1999 PCT/JP 99/03407
25.06.99
WIPO PCT
09/720730
JP99/3407

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

E.K.U.

出 願 年 月 日

Date of Application: 1998年 6月29日

出 願 番 号

Application Number:

平成10年特許願第182689号

出 願 人

Applicant (s):

株式会社東芝

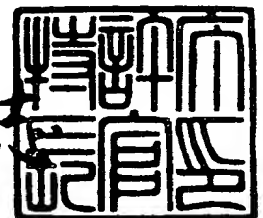
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

1999年 7月15日

特許庁長官
Commissioner,
Patent Office

伴佐山建



出証番号 出証特平11-3050114

【書類名】 特許願
 【整理番号】 DTY98-035
 【提出日】 平成10年 6月29日
 【あて先】 特許庁長官殿
 【国際特許分類】 C23C 14/34
 【発明の名称】 スパッターゲット、配線膜および電子部品

【請求項の数】 10

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝
 横浜事業所内

【氏名】 渡邊 光一

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝
 横浜事業所内

【氏名】 石上 隆

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝
 横浜事業所内

【氏名】 渡辺 高志

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100077849

【弁理士】

【氏名又は名称】 須山 佐一

【電話番号】 03-3254-1039

【手数料の表示】

【納付方法】 予納

【予納台帳番号】 014395

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 要約書 1

【包括委任状番号】 9712670

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 スパッタターゲット、配線膜および電子部品

【特許請求の範囲】

【請求項 1】 Ta 含有量が 3000ppm 以下の高純度 Nb からなることを特徴とするスパッタターゲット。

【請求項 2】 請求項 1 記載のスパッタターゲットにおいて、
~~ターゲット全体の前記 Ta 含有量のバラツキが ±30% 以内であることを特徴と~~
するスパッタターゲット。

【請求項 3】 請求項 1 または請求項 2 記載のスパッタターゲットにおいて、前記スパッタターゲットはバックングプレートと接合されていることを特徴とするスパッタターゲット。

【請求項 4】 請求項 3 記載のスパッタターゲットにおいて、
前記スパッタターゲットと前記バックングプレートとは拡散接合されていることを特徴とするスパッタターゲット。

【請求項 5】 請求項 1 記載のスパッタターゲットを用いて成膜してなる Nb 膜を具備することを特徴とする配線膜。

【請求項 6】 Ta 含有量が 3000ppm 以下の Nb 膜を具備することを特徴とする配線膜。

【請求項 7】 請求項 5 または請求項 6 記載の配線膜において、
前記 Nb 膜は Al 膜に対するライナー材であることを特徴とする配線膜。

【請求項 8】 請求項 5 または請求項 6 記載の配線膜を有することを特徴とする電子部品。

【請求項 9】 請求項 8 記載の電子部品において、
~~前記配線膜は、前記 Nb 膜と、前記 Nb 膜上に存在する Al 膜とを有すること~~
を特徴とする電子部品。

【請求項 10】 請求項 8 または請求項 9 記載の電子部品において、
半導体素子であることを特徴とする電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体素子のライナー材などの形成に好適なスパッタターゲットと、それを用いた配線膜および電子部品に関する。

【0002】

【従来の技術】

近年、LSIに代表される半導体工業は急速に進捗しつつある。64MビットDRAMやそれ以降の半導体素子においては、高集積化、高信頼性化、高機能化が進むにつれて、微細加工技術に要求される精度も益々高まっている。このような集積回路の高密度化に伴って、AlやCuを主成分として形成される金属配線の幅は $1/4\mu\text{m}$ 以下になりつつある。

【0003】

一方、集積回路を高速で動作させるためには、Al配線やCu配線の抵抗を低減することが必須となる。従来の配線構造では、配線の高さを厚くすることで配線抵抗を低減することが一般的である。しかし、さらなる高集積化・高密度化された半導体デバイスなどでは、これまでの積層構造を用いた際に配線上に形成される絶縁膜のカバレッジ性が悪くなり、当然歩留まりも低下するため、デバイスの配線技術そのものを改良することが求められている。

【0004】

そこで、従来の配線技術とは異なる、デュアルダマシン(DD)配線技術を採用することが検討されている。DD技術とは、予め下地膜に形成した配線溝上に、配線材となるAlやCuを主成分とする金属をスパッタリング法やCVD法などを用いて成膜し、熱処理(リフロー)によって溝へ流し込み、CMP(Chemical Mechanical Polishing)法などにより余剰の配線金属を除去する技術である。

【0005】

ここで、DD配線構造においては、配線溝内にいかにして良好にAlなどを充填するかが重要である。充填技術としては、上述したようにリフロー技術などが

適用される。一般的に、例えば Al のリフロー性を向上させる膜（ライナー膜）としては Ti 膜が用いられてきたが、Ti 膜ではリフロー工程で Al と Ti が反応して Al_3Ti 化合物が形成され、その結果として配線抵抗が著しく上昇してしまうという問題がある。

【0006】

そこで、Ti に代わる Al などに対するライナー材料が種々検討されており、その中でも特に Nb の使用が効果的であることが報告されている。Nb は Ti と比較して配線抵抗を低減することができ、また Al のリフロー性についても向上させることが可能となる。

【0007】

一方、256Mビットや1GビットのDRAMなどの次世代の半導体メモリへの応用を考えた場合、配線膜の抵抗率は例えば $4\mu\Omega\text{cm}$ 以下が求められているが、従来の Nb ターゲットを用いて成膜した Nb 膜をライナー材とし、その上に Al 膜を形成した Al 配線膜では、再現性よく抵抗率を $4\mu\Omega\text{cm}$ 以下に抑えることが困難な状況にある。

【0008】

【発明が解決しようとする課題】

上述したように、従来の Nb ターゲットを用いて成膜した Nb ライナー膜を有する Al 配線膜では、256Mビットや1GビットのDRAMなどに求められている、例えば $4\mu\Omega\text{cm}$ 以下という抵抗率を十分にかつ再現性よく満足させることができず、次世代の半導体メモリへの応用は困難な状況にある。

【0009】

本発明はこのような課題に対処するためになされたもので、Al 配線膜の抵抗率を例えば $4\mu\Omega\text{cm}$ 以下に抑えることが可能なライナー材などを再現性よく得ることを可能にしたスパッタターゲットを提供することを目的としており、またそのようなスパッタターゲットを用いることによって、256Mビットや1GビットのDRAMなどに求められる低抵抗配線を実現可能とした配線膜、およびそのような配線膜を用いた電子部品を提供することを目的としている。

【0010】

【課題を解決するための手段】

本発明者らは上記課題を解決するために、Nbターゲット中の不純物含有量やNbターゲット内の不純物元素のバラツキに対する影響を検討した結果、Nbターゲット中に含まれるTa量およびNbターゲット内のTa量のバラツキを調整し、そのようなNbターゲットを使用してNb膜を成膜することによって、従来達成することができなかった $4\mu\Omega\text{cm}$ 以下という低抵抗率のAl配線膜が実現可能であることを見出した。

【0011】

本発明はこのような知見に基づいて成されたものであり、本発明のスパッタターゲットは、請求項1に記載したように、Ta含有量が3000ppm以下の高純度Nbからなることを特徴としている。本発明のスパッタターゲットは、さらに請求項2に記載したように、ターゲット全体のTa含有量のバラツキが±30%以内であることを特徴としている。

【0012】

本発明のスパッタターゲットは、例えば請求項3に記載したように、バックングプレートと接合されて用いられる。この場合のスパッタターゲットとバックングプレートとの接合には、請求項4に記載したように、例えば拡散接合が用いられる。

【0013】

また、本発明の配線膜は、請求項5に記載したように、上記した本発明のスパッタターゲットを用いて成膜してなるNb膜を具備することを特徴としている。あるいは、請求項6に記載したように、Ta含有量が3000ppm以下のNb膜を具備することを特徴としている。本発明の配線膜において、例えば請求項7に記載したように、Nb膜はAl膜に対するライナー材である。

【0014】

本発明の電子部品は、請求項8に記載したように、上記した本発明の配線膜を有することを特徴としている。本発明の電子部品において、前記配線膜は例えば請求項9に記載したように、Nb膜とその上に存在するAl膜とを有することを

特徴としている。本発明の電子部品は、請求項 10 に記載したように、例えば半導体素子である。

【0015】

【発明の実施の形態】

以下、本発明を実施するための形態について説明する。

【0016】

本発明のスパッタターゲットは、Ta 含有量が 3000ppm 以下の高純度 Nb からなるものである。ここで、Nb と Ta は隣接した関係にあり、Nb 原料には必ず Ta が含まれている。これら Nb と Ta は一般的に高融点金属と呼ばれており、また共に 5A 族であるため、非常に類似した性質を有している。そのため、Nb から Ta を分離することは容易ではなく、通常の Nb 材には不純物元素として比較的多くの Ta が含まれている。

【0017】

しかし、Ta は酸化しやすく、また Ta_2O_5 と称する酸化物は非常に安定な性質を有する。さらに、Ta は Al との反応性が高く、ある温度以上では Al_3Ta と称する金属間化合物を形成する。このような酸化物や金属間化合物が配線中に存在すると、抵抗率を上昇させる働きを示す。このため、Nb ターゲットを用いてスパッタ成膜した際に、Nb ターゲット中の Ta 含有量が多い場合、また Ta 含有量のバラツキが大きい場合には、形成された Nb 膜中やその上に成膜される Al 膜との界面に急速的に Ta_2O_5 や Al_3Ta が形成されはじめ、配線膜の抵抗率を上昇させる原因となる。

【0018】

従来の Nb ターゲットを用いた配線膜の抵抗率を、例えば $4\mu\Omega\text{cm}$ 以下に再現性よく抑えることができなかった理由は、上述した Nb に含まれる Ta に起因するものである。このことは本発明者らによってはじめて見出されたものであり、本発明のスパッタターゲットはこのような Nb 中に存在する Ta が配線膜を及ぼす影響を見出すことにより成されたものである。

【0019】

そこで、本発明のスパッタターゲットにおいては、ターゲットを構成する Nb

中のTa含有量を3000ppm以下としている。このように、Nbスパッタターゲット中のTa含有量を3000ppm以下とすることによって、それを用いて成膜したNb膜中のTa量を低減することができる。従って、Nb膜中やその上に成膜されるAl膜との界面に形成もしくは存在するTa₂O₅やAl₃Taなどの量が大幅に低減され、そのようなNb膜を具備する配線膜の抵抗率を大幅に向上させることが可能となる。

【0020】

スパッタターゲット中のTa含有量は、さらに1000ppm以下とすることがより好ましい。このようなTa含有量を満足させることによって、より一層配線膜の抵抗率を下げるができる。

【0021】

また、本発明のスパッタターゲット中のTa含有量のバラツキは、ターゲット全体として±30%以内とすることが好ましい。このように、ターゲット全体のTa含有量のバラツキを低く抑えることによって、それを用いて形成した配線膜の抵抗率を再現性よく下げることが可能となる。ターゲット全体のTa含有量のバラツキは15%以内とすることがさらに好ましい。

【0022】

なお、本発明のスパッタターゲット中のTa以外の不純物元素については、一般的な高純度金属材のレベル程度であれば多少含んでいてもよいが、同様に配線抵抗の低減などを図る上で他の元素量についても減少させることが好ましい。

【0023】

本発明のスパッタターゲットの製造方法は、特定の原料と塑性加工、熱処理条件などを満足させる以外は特に限定されるものではなく、例えばエレクトロンビーム(EB)溶解やアーク溶解などの公知の製造方法を適用して作製することができる。

【0024】

例えば、特定されたTa量を有したフェロNbを用いて、EB溶解法を用いてインゴットを作製する。EB溶解などによる溶解工程は、Ta含有量の減少を目的として、複数回繰り返し実施することが好ましい。

【0025】

ピレットのサイズは直径が 100～500mmとすることが好ましい。このようなピレットに対して鍛造、圧延の塑性加工により、例えば50～98%の加工率を与える。このような加工率の塑性加工によれば、インゴットに適当量の熱エネルギーを与えることができ、そのエネルギーによってTa元素の均質化を図ることができる。また、このエネルギーは結晶格子の配列を整合させる役割を果たし、微小内部欠陥を除去するのにも有効な作用をもたらす。その後、500～1300℃程度の温度で1時間以上の熱処理を施す。この熱処理によって、ターゲット内のTa含有量のバラツキを±30%以内に抑制する。

【0026】

このようにして得られる高純度Nb素材を機械加工し、例えばAlからなるバックリングプレートと拡散接合する。ここで、拡散接合時の温度は600℃以下とすることが好ましい。これは、融点が660℃であるAlの塑性変形を防止すると共に、ターゲット中のTa原子の拡散を防止するためである。ここで得られた素材を所定サイズに機械加工することによって、本発明のスパッタリングターゲットが得られる。

【0027】

本発明の配線膜は、前述した本発明のスパッタターゲットを用いてスパッタ成膜してなるNb膜を具備するものであり、このようにして得られるNb膜中のTa量は3000ppm、さらには1000ppm以下となる。また、Nb膜中のTa量のバラツキについても±30%以内、さらには15%以内となる。

【0028】

上記したようなNb膜は、例えばAl配線（Al膜）のライナー材に好適であり、本発明の配線膜は例えば上記したNb膜上にAl膜を存在させて構成されるものである。このような配線膜によれば、DD配線技術を適用する際に好適な配線膜構造を提供することができ、さらに256Mビットや1GビットのDRAMなどに求められている、例えば $4\mu\Omega\text{cm}$ 以下という抵抗率を十分にかつ再現性よく満足させることが可能となる。これは信号遅延を抑制に大きく貢献する。

【0029】

このような本発明の配線膜は、半導体素子に代表される各種の電子部品に使用することができる。具体的には、本発明の配線膜を用いたULSIやVLSIなどの半導体素子、さらにはSAWデバイスやTPHなどの電子部品が挙げられる。本発明の電子部品はこのような半導体素子、SAWデバイス、TPHなどを含むものである。

【0030】

【実施例】

次に、本発明の具体的な実施例およびその評価結果について述べる。

【0031】

実施例 1

まず、Ta量を変化させた6種類のNb材を1回から複数回の間で適宜EB溶解してインゴットを作製した。このインゴットは冷間鍛造および冷間圧延を行い、さらに1100℃×120minの条件で熱処理を施した。この後、拡散接合を用いてAlバックングプレートと接合し、機械加工により直径φ320mm×厚さ10mmのTa含有量が異なる6種類のNbスパッタターゲットを得た。なお、Ta含有量については、通常使用されているICP-AES（結合プラズマ原子発光分光分析）によって分析した。

【0032】

このようにして得た6種類のNbスパッタターゲットをそれぞれ用いて、スパッタ方式：ライナースパッタ、背圧： 1×10^{-5} (Pa)、出力DC：15 (kW)、スパッタ時間：1 (min)の条件下で、予め配線溝を形成したSiウエハ(8インチ)上にNb膜を成膜し、配線溝内を含めて厚さ0.5 μmのライナー膜を形成した。その後、Al-0.5wt%Cuターゲットを用いて、上記した条件と同様な条件下でスパッタを実施し、厚さ1 μm程度のAl薄膜を形成した。これをリフロー処理によって配線溝に充填した後、CMPによって配線を形成した。

【0033】

これらの配線について、各々の抵抗率を測定した。その結果をNbスパッタターゲット中のTa含有量およびそのバラツキと共に表1に示す。

【0034】

【表1】

ターゲット No.	Ta含有量 (ppm)	Ta含有量の バラツキ (%)	配線抵抗率 ($\mu\Omega\text{cm}$)
No. 1	550	11	3.1
No. 2	1550	27	3.5
No. 3	1830	40	3.9
No. 4	2540	5	3.8
No. 5	3300	17	10.5
No. 6	8220	58	15.8

表1から明らかなように、試料1～試料4の本発明のNbスパッタターゲットを用いて成膜したNb膜を具備する配線膜の抵抗率は、他の配線膜と比較して半分以上であることが判明した。このようなNbライナー膜を有する配線膜を適用することによって、配線の低抵抗率化を図ることができ、さらには製品歩留まりも大幅に向上させることが可能となる。

【0035】

実施例2

所定のTa量を含んだNb材を3回EB溶解してインゴットを作製した。このインゴットは冷間鍛造および冷間圧延を行い、さらに熱処理条件を変えて6種類のNb材を作製した。熱処理条件は、熱処理なし、300℃、600℃、800℃、1100℃、1300℃とし、それぞれ60minの熱処理を行った。

【0036】

このような6種類のNb材を拡散接合を用いて、それぞれAIパッキングプレートと接合し、機械加工により直径 $\phi 320\text{mm}$ ×厚さ10mmのNbスパッタターゲットを得た。なお、Ta含有量については、実施例1と同様にIPC-AESによって分析した。Ta含有量は1830ppm、バラツキは20%であった。

【0037】

このようにして得た6種類のNbスパッタターゲットをそれぞれ用いて、スパ

ッタ方式：ライナースパッタ、背圧： 1×10^{-5} (Pa)、出力DC：15 (kW)、スパッタ時間：1 (min) の条件下で、予め配線溝を形成した Si ウエハ (8 インチ) 上に Nb 膜を成膜し、配線溝内を含めて厚さ $0.5 \mu\text{m}$ のライナー膜を形成した。その後、Al-0.5wt% Cu ターゲットを用いて、上記した条件と同様な条件下でスパッタを実施し、厚さ $1 \mu\text{m}$ 程度の Al 薄膜を形成した。これをリフロー処理によって配線溝に充填した後、CMP によって配線を形成した。これらの配線について、各々の抵抗率を測定した。その結果を表 2 に示す。

【0038】

【表 2】

ターゲット No.	熱処理温度 ($^{\circ}\text{C}$)	配線抵抗率 ($\mu\Omega\text{cm}$)
No. 1	無処理	3.8
No. 2	300	3.7
No. 3	600	3.5
No. 4	800	3.2
No. 5	1100	3.1
No. 6	1300	3.1

表 2 から明らかなように、本発明の Nb スパッタターゲットを用いて成膜した Nb 膜を具備する配線膜は良好な抵抗率を示した。よって、このような Nb ライナー膜を有する配線膜を用いることによって、配線の低抵抗率化を図ることができ、さらには製品歩留まりも大幅に向上させることが可能となる。

【0039】

【発明の効果】

以上説明したように、本発明の Nb スパッタターゲットによれば、従来達成することができなかった低抵抗率の配線膜を得ることが可能となる。従って、このようなスパッタターゲットを用いて成膜した本発明の配線膜、およびそれを用いた電子部品によれば、配線の低抵抗率化を図ることができ、さらには製品歩留まりも大幅に向上させることが可能となる。

特平 10-182689

【0040】

出願人 株式会社 東芝
代理人 弁理士 須 山 佐 一

【書類名】 要約書

【要約】

【課題】 Al配線膜などの抵抗率を例えば $4\mu\Omega\text{cm}$ 以下に抑えることが可能なNbライナー材が望まれており、そのようなNb膜を再現性よく得ることを可能にしたスパッタターゲットが求められている。

【解決手段】 Ta含有量が3000ppm以下の高純度Nbからなるスパッタターゲットである。スパッタターゲット中のTa含有量のバラツキは、ターゲット全体として $\pm 30\%$ 以内とされている。配線膜はこのようなスパッタターゲットを用いて成膜してなるNb膜を具備し、具体的にはNb膜からなるライナー材とこのライナー材上に存在するAl膜とを有する。

【選択図】 なし

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】 000003078
【住所又は居所】 神奈川県川崎市幸区堀川町72番地
【氏名又は名称】 株式会社東芝

【代理人】

申請人
【識別番号】 100077849
【住所又は居所】 東京都千代田区神田多町2丁目1番地 神田東山ビル
【氏名又は名称】 須山 佐一

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 神奈川県川崎市幸区堀川町72番地

氏 名 株式会社東芝

THIS PAGE BLANK (USPTO)